

PN : \*\*\*JP 0040270563 AA\*\*\*

PUB: 25.09.1992

ICM: H04N 1/41

IN : MIYATA MASAHIKO

PA : FUJI XEROX CO LTD

TI : DATA COMPRESSION SYSTEM IN PICTURE PROCESSOR

AB : PURPOSE: To attain efficient data compression by applying the proper compression method to each bit plane when a picture data has a data structure of plural bits.

5        CONSTITUTION: The picture processor consists of a picture data reader 101, a picture data processing system 102, a picture data compression expansion processor 103, an input interface 104, a data compressor 105, a transmission line 106, a page buffer 107, a picture data storage device 108, a data expander 109, and a picture output device 111 or the like. A picture data is divided into plural bit planes in  
10        this processor and a different data compression system is applied to each bit plane. That is, for example, the run length encoding system is applied to a high-order bit plane, and the prediction coding system having plural prediction devices corresponding to the bit frequency pattern is applied to the low-order bit plane.

15        COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-270563

(43) 公開日 平成4年(1992)9月25日

(51) Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N 1/41		B 8839-5C		
G 0 6 F 15/66	3 3 0	A 8420-5L		
H 0 3 M 7/30		8836-5J		
H 0 4 N 7/13		Z 8838-5C		

審査請求 未請求 請求項の数3(全7頁)

(21) 出願番号 特願平3-260749

(22) 出願日 平成3年(1991)10月8日

(31) 優先権主張番号 07/595,877

(32) 優先日 1990年10月10日

(33) 優先権主張国 米国 (U S)

(71) 出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂三丁目3番5号

(72) 発明者 宮田昌彦

神奈川県海老名市本郷2274番地富士ゼロツ

クス株式会社海老名事業所内

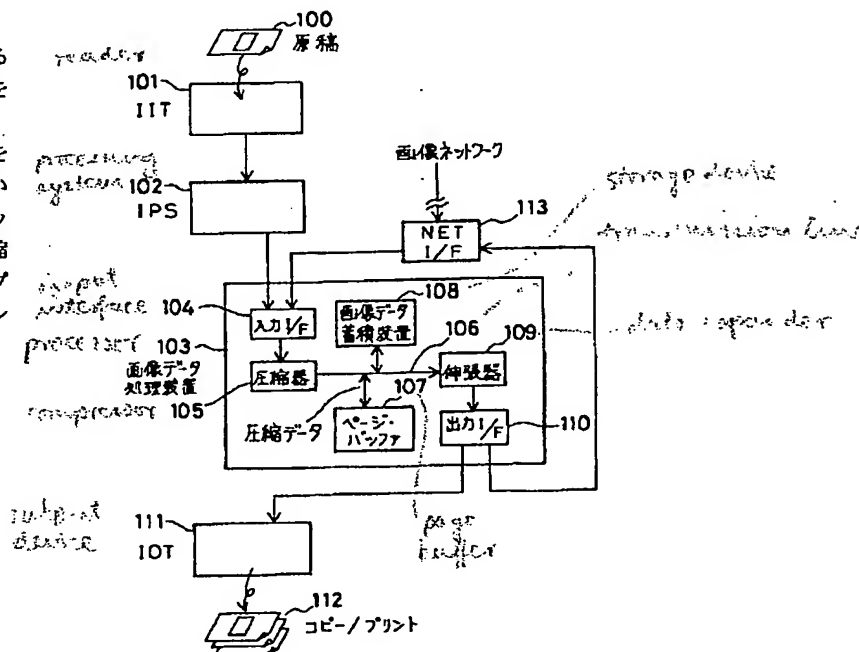
(74) 代理人 弁理士 蛭川 昌信 (外7名)

(54) 【発明の名称】 画像処理装置におけるデータ圧縮方式

(57) 【要約】

【目的】 入力画像が複数ビットのデータ構造を有する画像データにおいて、効率的にデータ圧縮を行うことを可能にする。

【構成】 入力画像情報をデータ圧縮し、圧縮データを伸長して画像出力するようにした画像処理装置において、1画素が複数ビットのデータ構造を有し、上位ビットプレーンと下位ビットプレーンとにおいてデータ圧縮方式を異ならせたことを特徴とし、例えば上位ビットプレーンはランレングス符号化方式、下位ビットプレーンは予測符号化方式によりデータ圧縮する。



【発明の効果】 以上のように本発明によれば、画像データが複数ビットのデータ構造を有する場合、各ビットプレーン毎に適した圧縮方法を適用させることにより、効率的なデータ圧縮をすることが可能となる。

【図面の簡単な説明】

【図1】 本発明のデータ圧縮方式で適用される画像処理装置の構成を示す図である。

【図2】 データ圧縮・伸長部分の構成を示す図である。

【図3】 予測符号化方式を説明するための図である。

【図4】 誤差データを説明するための図である。

【図5】 ターミネータコードを示す図である。

【図6】 ターミネータコードの符号化を説明するための図である。

【図7】 ラン長の符号化を説明するための図である。

【図8】 ラン長の符号化を説明するための図である。

【図9】 ラン長の符号化を説明するための図である。

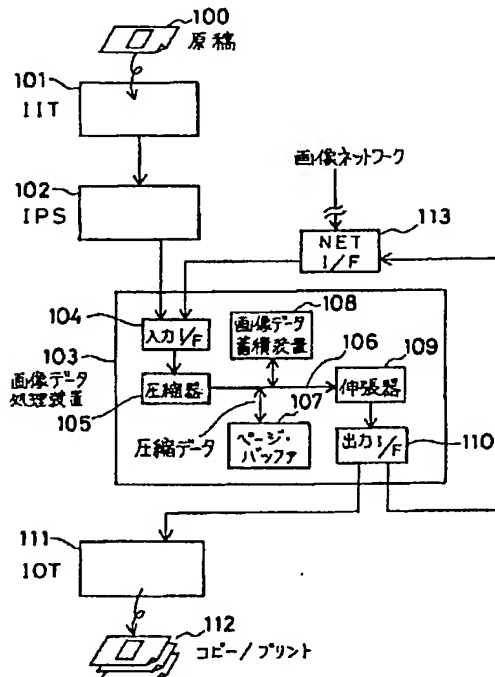
【図10】 符号化の例を説明するための図である。

【図11】 入力シリアルデータを説明するための図である。

【符号の説明】

100…原稿、101…画像データ読取り装置（IIT）、102…画像信号処理システム（IPS）、103…画像データ圧縮・伸長処理装置、104…入力インタフェース（I/F）、105…データ圧縮器、106…伝送ライン、107…ページバッファ、108…画像データ蓄積装置、109…データ伸長器、110…出力インタフェース（I/F）、111…画像出力装置（IOT）、112…コピー／プリント出力、113…ネットワークインタフェース（I/F）。

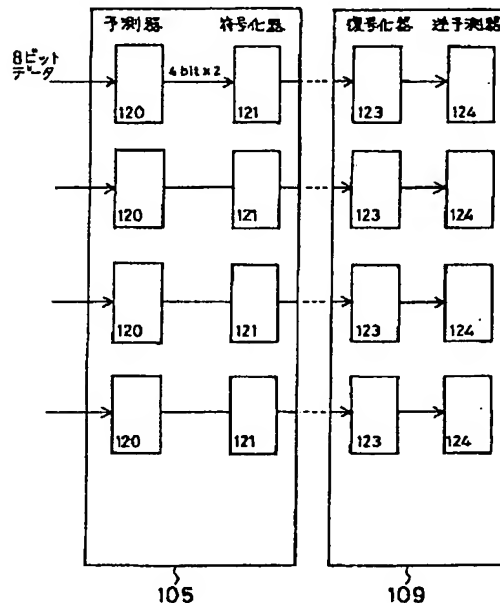
【図1】



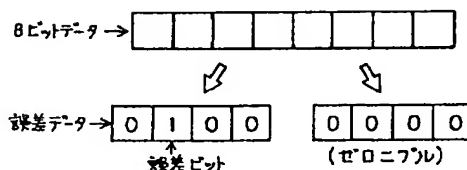
【図8】

0, 1	011bbbbrr
2~63	11rrrrrrtttt

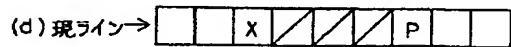
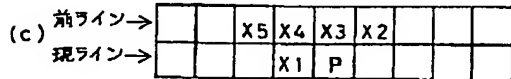
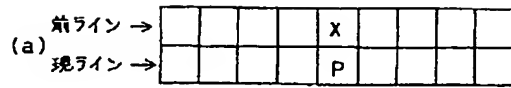
【図2】



【図4】



【図3】



【図6】

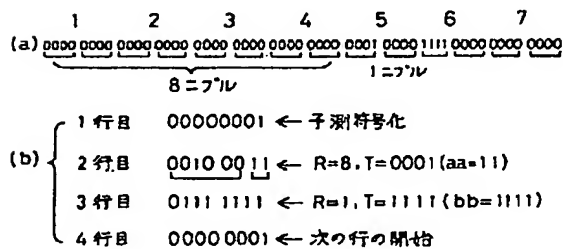
(a)

T <sub>A</sub>	aa	tttt
	00	1000
	01	0100
	10	0010
	11	0001

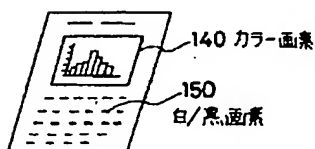
(b)

T <sub>B</sub>	bb	tttt
	0100	0011
	0101	0101
	0110	0110
	0111	0111
	1001	1001
	1010	1010
	1011	1011
	1100	1100
	1101	1101
	1110	1110
	1111	1111

【図10】



【図16】



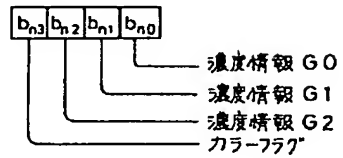
【図5】

T <sub>A</sub>	0001, 0010, 0100, 1000
T <sub>B</sub>	4ビットでT <sub>A</sub> 以外のもの (ゼロニフルを除く)

【図9】

11rrrrrrrr0000

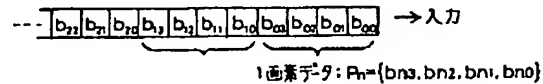
【図14】



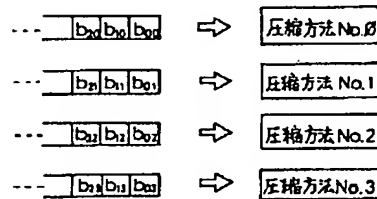
【図7】

0	10aa
1 ~ 25	0rrrrraa
26 ~ 63	11rrrrrrrrtttt
64 ~ 89	11sssssssttttt

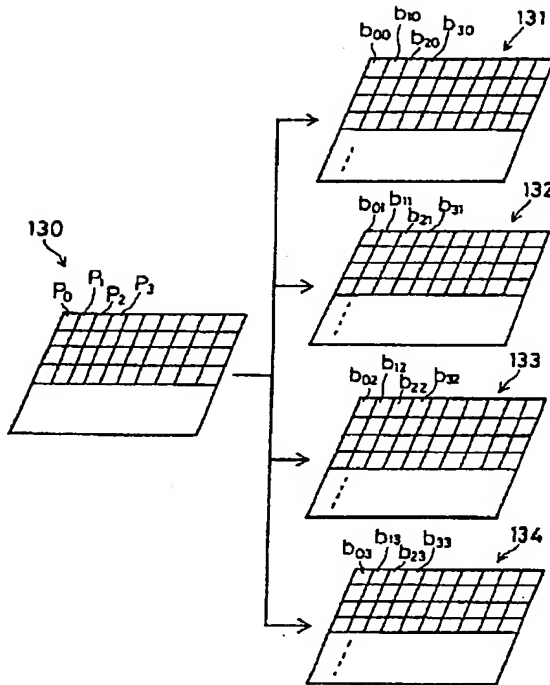
【図11】



【図12】



【図13】



【図15】

$b_{n3}$	$b_{n2}$	$b_{n1}$	$b_{n0}$	
1/0	0	0	0	白
	0	0	1	g0
	0	1	0	g1
	0	1	1	g2
	1	0	0	g3
	1	0	1	g4
	1	1	0	g5
	1	1	1	黒(赤)